

Stabilisierung freilaufender Oszillatoren

Freischwingende, abstimmbare Oszillatoren für Empfänger und Tranceiver wurden in der Vergangenheit in verschiedenen Amateurfunk-Magazinen schon oft beschrieben. Meist handelt es sich dabei um Clapp-Oszillator-Schaltungen, die mit FET's oder HF-Transistoren betrieben werden und aufgrund ihrer Stabilität und Rauscharmut sehr beliebt sind. Im Frequenzbereich bis ca. 6 MHz lassen sich solche Oszillatoren mit entsprechender Temperaturkompensation einigermaßen frequenzstabil aufbauen. Der mechanisch und elektrisch korrekte Aufbau sei hier vorausgesetzt.

Bei höheren Frequenzen lassen sich freilaufende VFO's auch mit aufwendiger Temperaturkompensation nur noch unzureichend frequenzstabil halten, so das sie besonders für SSB/CW- Betrieb wenig geeignet sind, da man den VFO ständig nachstimmen muß. Moderne Synthesizer umgehen das Problem, haben aber oft den Nachteil, das VFO-Seitenbandrauschen durch permanente Phasenregelung zu verschlechtern und damit den Dynamikbereich des Empfängers einzuschränken.

Premix-Oszillatoren wären auch eine Lösung, sie erzeugen aber Nebenwellen im Abstand von einigen MHz und damit Pfeifstellen im Empfänger.

Eine Stabilisierungsschaltung, welche die beschriebenen Schwachstellen nicht besitzt, stellt die DAFC (Digital Automatic Frequency Control) dar, die von DJ7VY in den UKW-Berichten 4/80 beschrieben wurde. In meinem selbstgebauten KW-Empfänger arbeitet eine solche DAFC seit über 3 Jahren stabil und zuverlässig, indem sie die freilaufenden, über Drehkondensator abstimmbaren LO's von 40-70 MHz ($f_e = 0-30$ MHz) auf ± 3 Hz genau stabilisiert. Obwohl die DAFC für OM's, die den Lötcolben noch gerne zur Hand nehmen, leicht aufzubauen ist, scheint mir das Schaltungsprinzip etwas in Vergessenheit geraten zu sein. Deswegen möchte ich es hier nochmals zur Diskussion stellen.

Funktion

Die DAFC (**Bild 1**) funktioniert im Prinzip wie ein 1-Bit-Zähler. Über den Pulsformer T1 wird das VFO Signal (1-100 MHz) dem JK-Doppel-Flipflop 74S112 zugeführt. Das Doppel-Flipflop teilt das Signal durch vier und leitet das Ausgangssignal von seinem Q-Ausgang (Pin 5) als Ergebnis an die D-Eingänge des Doppel-Flipflop I3-1/2 weiter (**Bild 3**).

Gesteuert wird der Zähler durch ein 10Hz Taktsignal (Torzeit), daß z.B. der Zeitbasis des schon vorhandenen Empfänger-Frequenzzählers entnommen werden kann. Aus diesem Taktsignal erzeugt das Flipflop I2-1 einen ca. 20us langen Impuls (RC-Glied $22k/1n$), der bei steigender Triggerflanke über T2 den Zählvorgang von I1 kurz anhält. Gleichzeitig triggert das Taktsignal die D-Flipflops I3-1/2 zur Speicherübernahme des momentanen Zählerergebnisses, das entweder logisch 1 oder 0 sein kann. Das Ergebnis wird als positiver oder negativer Spannungsimpuls mit ca. 7Volt und 20us Pulsdauer der sogenannten Ladungspumpe (1M, 0,47uF) zugeführt. Anschließend erzeugt I3-2 einen kurzen Clear-Impuls, der den Zähler I1 über seinen Reset-Eingang (Pin13) auf seinen Ausgangszustand zurücksetzt und der Vorgang beginnt erneut.

Je nachdem ob ein positiver oder negativer Impuls die Ladungspumpe (1M Ω /0,47uF) erreicht, erhöht oder erniedrigt sich die Spannung der Nachstimm-diode im Oszillator-Schwingkreis (**Bild 2**), was die Frequenz des Oszillators entsprechend nach oben oder unten korrigiert. Die FET's D1,2 übernehmen lediglich die Aufgabe hochsperrender Dioden, damit die momentane Ladung der Ladungspumpe, die einen mittleren Spannungspegel von +7,5V hat, nicht durch Leckströme abfließen kann.

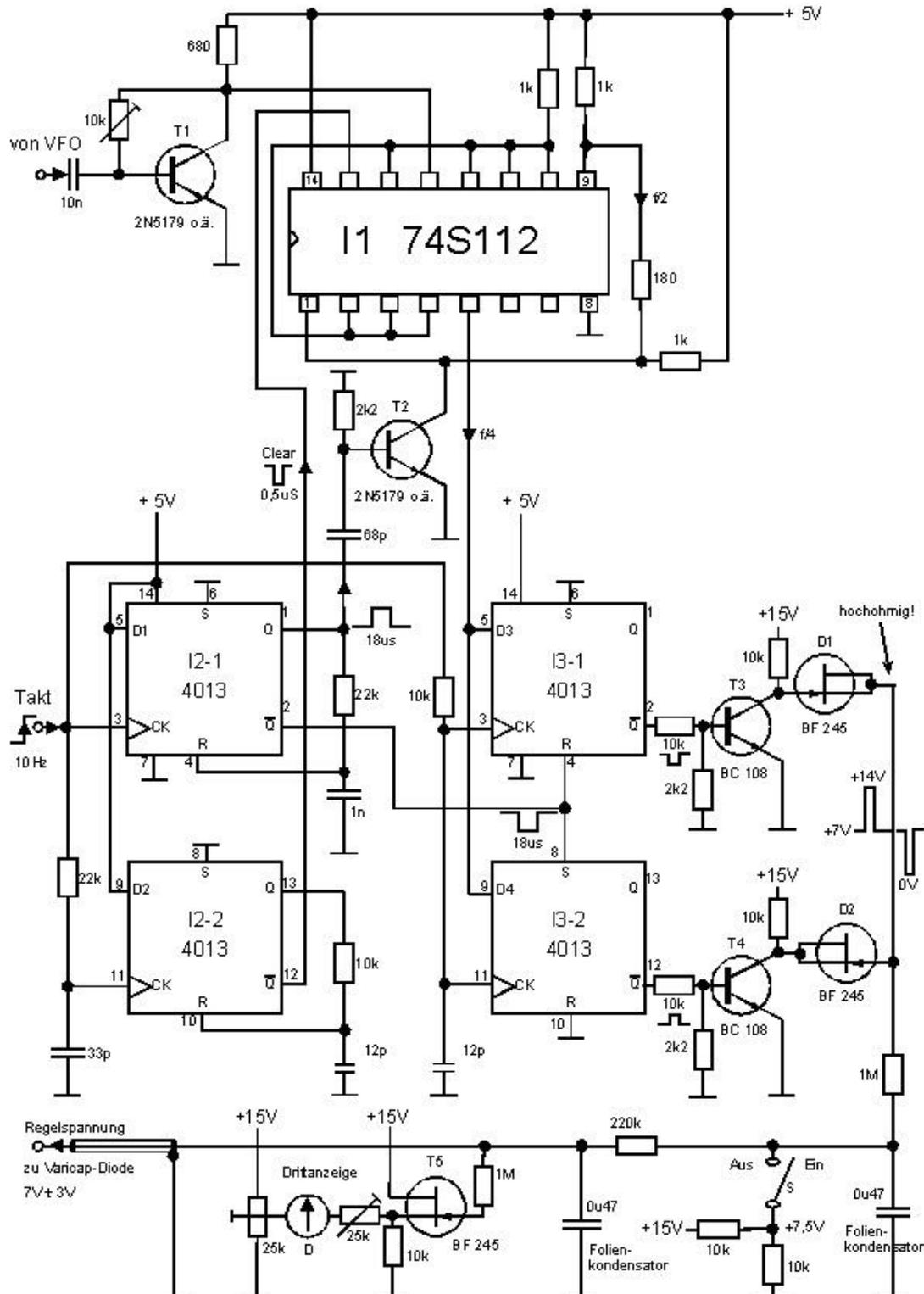


Bild 1: Digitale Frequenzrastung für freilaufende Oszillatoren

Bei konstanter VFO-Frequenz schwankt der Ausgangszustand des 1-Bit-Zählers statistisch mit dem Bitfehler, d. h. im Mittel erscheinen die Zustände 1 und 0 gleich häufig. Beginnt der Oszillator z.B. nach oben zu driften, erscheinen an der Ladungspumpe statistisch mehr positive als negative Impulse. Die Spannung der Ladungspumpe erhöht sich langsam,

wodurch sich auch die Kapazität der Varicap-Diode im Schwingkreis langsam vergrößert und die Frequenz des Oszillators soweit reduziert, bis die eingestellte Frequenz wieder erreicht wird. Der Regelkreis ist damit geschlossen. Driftet die Frequenz nach unten, läuft der Regelvorgang in umgekehrter Folge ab. Das Timing-Diagramm der DAFC gibt **Bild 3** wieder und ein Blockschaltbild der Funktionsweise in **Bild 4**.

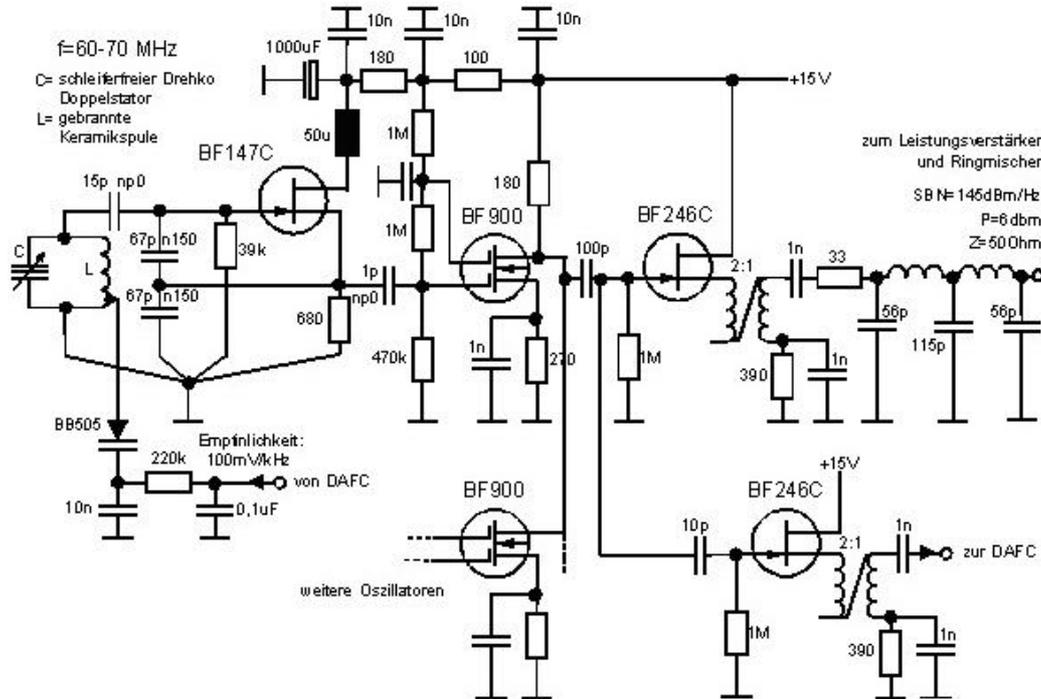


Bild 2: Rauscharmer, abstimbarer Oszillator mit DAFC

Frequenzrastung

Der Rastpunkt der DAFC wird durch das Verteilungsverhältnis und die Taktfrequenz bestimmt. Da das Signal durch vier geteilt und mit 10Hz abgetastet wird, beträgt jeder Rastpunktabstand 40 Hz.

Sobald die DAFC eingeschaltet ist, wandert die Frequenz max. um +/-20Hz und bleibt dann exakt auf der nächst gelegene Mitte zwischen zwei Rastpunkten stehen, solange die Driftgeschwindigkeit des VFO's die maximale Nachregelgeschwindigkeit nicht überschreitet und die Diodenspannung im Verlauf des Regelvorgangs nicht zu sehr von der Mittelspannung wegläuft (ca. +/-3V).

Die Nachregelgeschwindigkeit der DAFC wird durch die Tastlänge des Pulses (20uS) an der Ladungspumpe, der Größe des Ladewiderstandes (1Mohm), des Speicherkondensators (0,47uF) und der Taktzeit (100ms) bestimmt und kann durch Variation der Größen an die jeweiligen Verhältnisse angepaßt werden.

Pro Impuls wird der Ladungspumpe bei 1MOhm Ladewiderstand ein Strom von

$$I = U/R = 7V/1M = 7\mu A$$

eingepreßt.

Die angenommene Nachstimmempfindlichkeit der Kapazitätsdiode im Oszillatorschwingkreis sei 150mV pro kHz. Mit einer Schrittgröße von z.B. 2Hz/Impuls ergibt sich eine erforderliche Spannungsschrittgröße am Ladungskondensator von $150mV/kHz * 2Hz = 0,3mV$.

Jeder positive bzw. negative Impuls erhöht bzw. erniedrigt den momentanen Spannungspiegel der Ladungspumpe um 300uV. Daraus berechnet sich die Pulsbreite zu

$$T = C \cdot U / I = 0,47\mu\text{F} \cdot 0,3\text{mV} / 7\mu\text{A} = 20\mu\text{s}$$

Die maximale Nachregelgeschwindigkeit der DAFC berechnet sich bei einer Wiederholrate von 100ms zu

Nachregelgeschwindigkeit = Schrittgröße/Wiederholrate = 2Hz/100mS = 20Hz/Sek = 1.2kHz/Minute

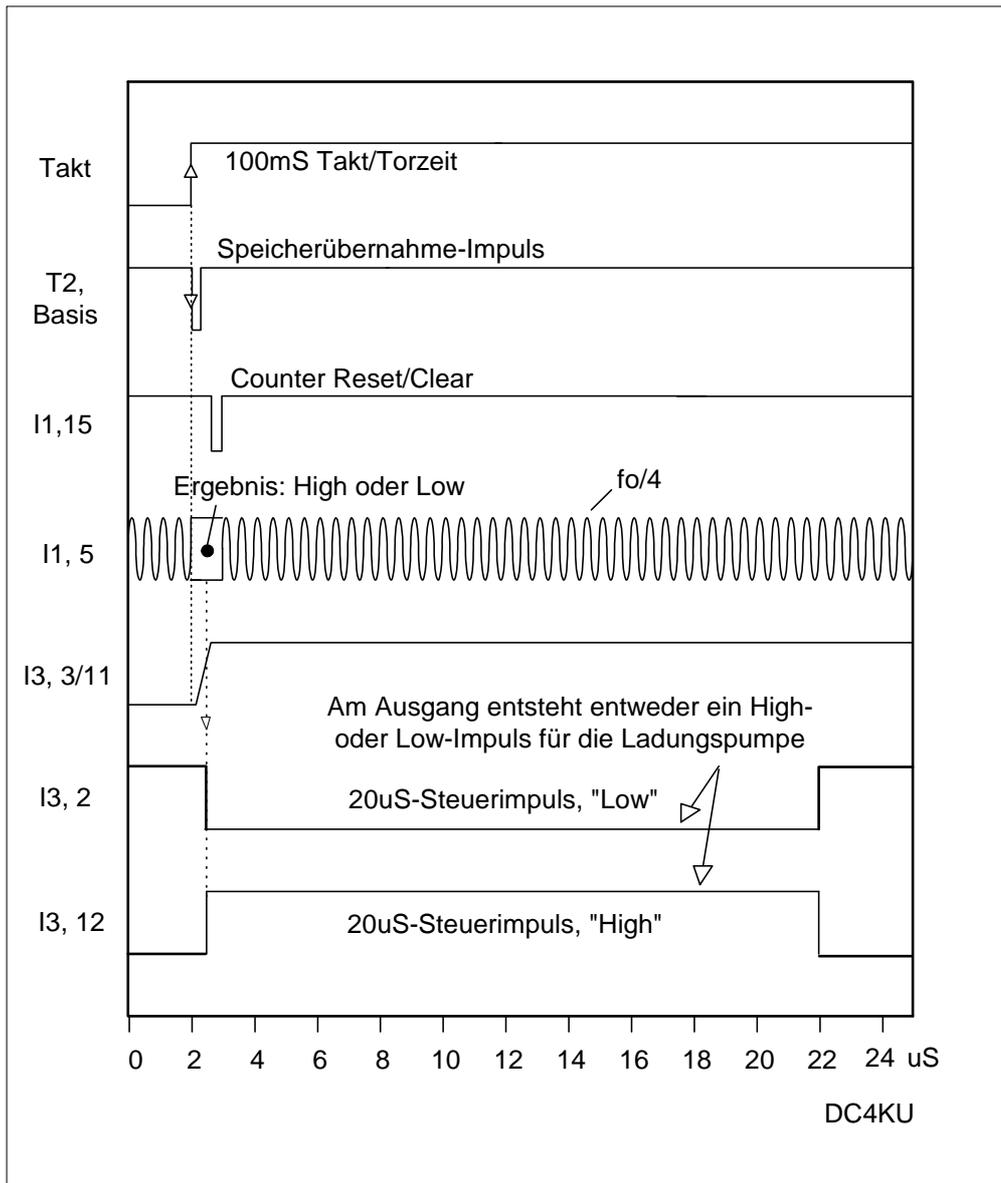


Bild 3: Timing der DAFC

Betrieb

Wird bei eingeschalteter DAFC die Frequenzabstimmung betätigt, so ist die Frequenzänderung viel größer als Nachregelgeschwindigkeit und die Ladungspumpe gibt im steten Wechsel positive und negative Impulse ab. Sobald man aber den Abstimmknopf losläßt, wird der nächste Rastpunkt angelaufen und die Frequenz ist wieder stabil. Bei einem Frequenzwechsel muß die DAFC also nicht abgeschaltet werden!

Nach dem Einschalten des Empfängers muß der Schalter „S“ auf „Aus“ stehen, damit sich die mittlere Spannung der Ladungspumpe auf +7Volt einstellen kann. Nachdem sich der VFO nach einigen Sekunden von seiner „Einschalt-Drift“ erholt hat (die dann unter 1,2 kHz pro Minute liegen muß), wird die DAFC eingeschaltet und der Oszillator rastet quartztabil ein.

Das optional eingebaute Zeiger-Mittelinstrument (D) ist über T5 mit der Ladungspumpe verbunden und dient der Kontrolle der Oszillator-Langzeitdrift als auch der Funktion der DAFC. Das Instrument wird so eingestellt, daß Zeiger bei ausgeschalteter DAFC auf Skalenmitte steht und bei +3kHz Drift (bei ca. +- 0,5V) das rechte bzw. linke Skalende erreicht.

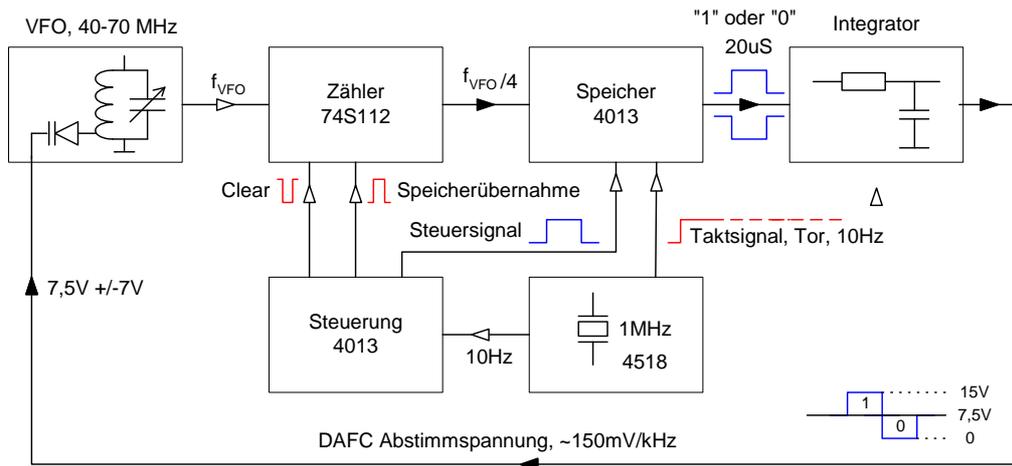


Bild 4: Blockschaltbild, Funktionsweise der DAFC, Stabilität 1×10^{-9} /Tag mit TCXO, OCXO

Aufbau

Die Schaltung ist unkritisch, besteht lediglich aus drei standard IC's, Transistoren und FET's und kann auf einer 50x70mm Lochrasterplatine leicht aufgebaut und in einem kleinen Weißblechgehäuse untergebracht werden. Zu beachten ist, daß die Ladungspumpe (1M/0,47uF) mit ca. 4 Giga Ohm extrem hochohmig ist. Die Siebkondensatoren müssen daher Folien-Kondensatoren sein. Die Regelspannung wird mit einem dünnen Teflon Koax-Kabel zur Abstimm-diode des VFO's gebracht (bzw. zu allen drei VFO's), damit sie vor Störeinstrahlung geschützt ist. Die Kapazitätsdiode im Oszillatorkreis klemmt man bei ca. $\frac{1}{4}$ Windung vom kalten Ende der Spule vorsichtig an. Mit einer regelbaren Stromversorgung und einem Voltmeter testet man dann die Nachstimmempfindlichkeit und verändert den Anschlußpunkt der Diode auf der Spule so lange, bis eine Empfindlichkeit von ca. 150mV pro kHz erreicht wird. Je höher die Nachstimmempfindlichkeit ist, umso stärker wird der Oszillator angebund.

Mit der beschriebenen Schaltung können VFO's bis zu 100MHz stabilisiert werden, da der 74S112 bis zu dieser Frequenz spezifiziert ist. Der zum Nachregeln verwendete Referenzoszillator muß von hoher Qualität sein und sollte eine Langzeitdrift von besser 1×10^{-7} haben. Alle Signale können - mit Ausnahme die der Ladungspumpe - mit einem 100 MHz-Scope gemessen und kontrolliert werden.

Hinweis: Damit die DAFC überhaupt arbeiten kann, muß der Oszillator schon von Hause aus einigermaßen frequenzstabil sein. Eine zu vorige (zeitaufwendige) Temperaturkompensation ist unumgänglich.

Über einen Zeitraum von einem Tag sollte der Oszillator von Hause nicht mehr als einige kHz driften. Die Stör-FM des Oszillators muß gering sein und die Versorgungsspannung muß rauscharm, gut gesiebt und stabilisiert sein. Driftet der Oszillator trotz aller Maßnahmen aufgrund unzureichender Temperaturkompensation jedoch mit mehr als 500 Hz/Minute, dann sollte der Rastpunktabstand durch Änderung des Teilverhältnisses auf 80 Hz ($f_e=1/8$) gebracht werden und die Schrittgröße auf 3...4 Hz /Impuls vergrößert werden.

Vorteile der DAFC gegen über Synthesizern:

- Einfacher Aufbau
- Preisgünstig , Bauteilkosten ca. 50,- DM
- keine Jitter oder FM-Effekte
- verschlechtert nicht das Oszillator-Phasenrauschen, aufgrund langsamer Frequenzregelung
- schneller Frequenzwechsel bei höchster Frequenzauflösung möglich
- nutzbar für freilaufende Oszillatoren von 5-100MHz
- keine Nebenwellen, da Oszillator auf der Ausgangsfrequenz schwingt
- hohe Stabilität, abhängig von quarzgesteuerter Taktfrequenz

Nachteile:

- plötzliche Frequenzsprünge durch Instabilität des VFO's werden nicht ausgeglet, da keine Phasenregelung (PLL)
- für mobilen Betrieb weniger geeignet

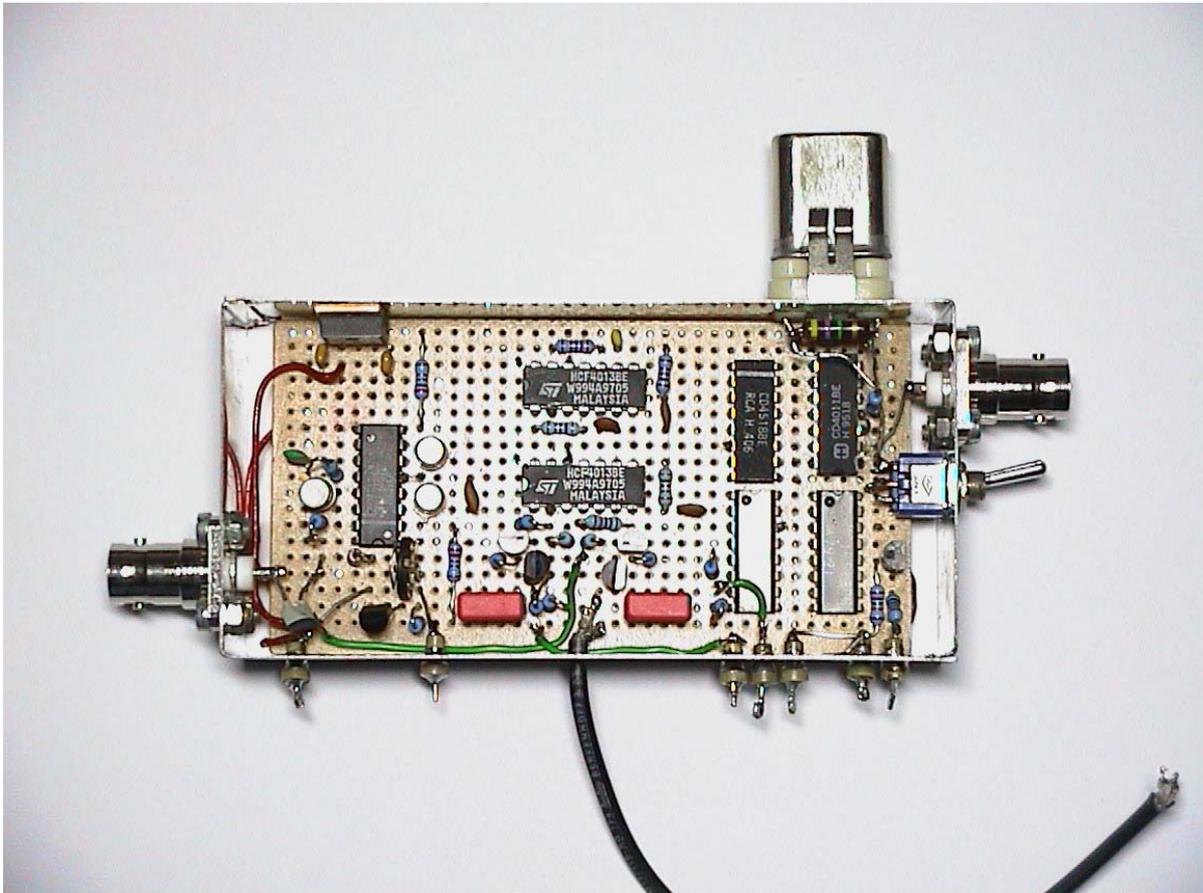


Bild 5: DAFC-Aufbau, links: Zählereingang, rechts: Anschluß für ext. Referenz (TCXO)



Bild 6: 3-Band-VFO (40-70 MHz) mit Drehkondensatorabstimmung und seitlich angeflanschter DAFC

Literatur:

- UKW Berichte 4/80, S. 194 ff, Rauscharmer UKW Oszillator mit Diodenabstimmung, digitaler Frequenzrastung und Frequenzanzeige, Michael Martin
- HAM Radio Magazine 10/77 S.45-47, Drift-correction circuit for free running oscillators
- CQ DL 3/93 S.162 ff, Homemade-KW-Tranceiver mit hochliegender ZF, W.Schnorrenberg
- CQ DL 4/93 S.228 ff, Messung kritischer Spezifikationen, W. Schnorrenberg
- CQ-DL 11/97, S.872, Stabilisierung freilaufender Oszillatoren mit DAFC, W.Schnorrenberg

Werner Schnorrenberg, DC4KU
Bergisch Gladbach, den 23.12.1996

Rev. 01.2016